

# 一個適用於光纖通訊發射器之高速 CMOS 雷射二極體驅動電路

洪進華 林雅慧 陳振松  
大葉大學電機工程學系  
彰化縣大村鄉山腳路 112 號

## 摘要

本文提出一個適用於光纖通訊發射器的 CMOS 雷射二極體驅動電路，使用 TSMC 0.35um 1P4M 的 CMOS (互補式金屬氧化物半導體) 製程參數來作模擬，其資料傳輸速率 (data rates) 可達 4 Gb/s。該驅動電路包含三個主要模組區塊：PECL to CMOS 邏輯電路、調變電流產生電路 (modulation current-generator circuit) 以及偏壓電流產生電路 (bias current-generator circuit)。我們額外加入 pulse shaping stage 的電路來達到穩定電流的作用，並且避免掉輸出電流 overshoot 與 undershoot 的現象。此外我們也顧及 bond wire 的負載效應，連同雷射二極體的模型一同考慮。模擬結果係針對雷射二極體驅動電路在不同的輸入電壓範圍、不同的調變電流大小，以及不同的資料傳輸速率下所作的分析比較。模擬的結果，顯示該我們的雷射二極體驅動電路具有不錯的效能。

**關鍵詞：**雷射二極體驅動電路，雷射二極體模型，光纖通訊

## A High-Speed CMOS Laser Driver for An Optical Transmitter

JIN-HUA HONG, YA-HUI LIN and CHENG-SUNG CHEN  
*Department of Electrical Engineering, Da-Yeh University*  
*112 Shan-Jiau Rd, Da-Tsuen, Changhua, Taiwan*

### ABSTRACT

In this study, a 4 Gb/s integrated laser driver is designed for an optical transmitter by using TSMC 0.35um 1P4M CMOS (complementary metal-oxide-semiconductor) technology. The proposed laser driver includes three blocks: PECL to CMOS logic circuit, modulation current-generator circuit and bias current-generator circuit. In the design a pulse-shaping stage is used to achieve a steady DC current and avoid an output current to overshoot and undershoot. Furthermore, laser diode models that include a bond-wire loading effect are considered. The simulation results are illustrated in an eye diagram for comparisons. The laser driver is simulated with regard to different input swing, different modulation current and different data rate. The simulation results indicate that our laser driver achieves a brilliant performance.

**Key Words:** laser diode driver, laser diode model, optical communication



### 一、緒論

由於電訊技術的迅速發展,為了提供社會大眾更廣泛的資訊服務,電訊的傳輸容量必須大幅度的增加,其載波的頻率亦必須大幅提升,故以光波替代電波成為主要載波為必然之趨勢,因而帶動了光纖通訊的發展。

以光纖通訊作為資訊傳遞的媒介具有傳輸損耗低、頻帶寬廣、體積輕巧及不受電磁干擾等優點,而應用在光纖通訊系統中的雷射二極體 (laser diode, LD) 必須能提供適當波長的光能,還要能作高速調制,為今日光纖通訊系統的核心。

圖 1 所示為雷射二極體輸入電流、電壓及光輸出功率的特性曲線圖,從圖中可知當輸入雷射二極體的電流小於  $I_{th}$  時,雷射元件發出的光以自發性輻射為主,為發光二極體 (light-emitting diode, LED) 模式,此時發光的強度很弱。當輸入電流大於  $I_{th}$  時,雷射開始震盪,激發輻射強度隨著輸入電流增加而急遽增加。為了避免上述情形導致雷射二極體發光的明和暗之時間延遲,以及因應  $I_{th}$  會隨著二極體的溫度上升而增加的特性,我們需要提供一個固定偏壓電流 ( $I_{bias}$ ) 來當作雷射二極體的“0”訊號電流,且此  $I_{bias}$  恆大於  $I_{th}$ 。又為了使雷射二極體能夠輸出邏輯“0”和邏輯“1”,除了偏壓電流之外,還需提供一個調變電流 ( $I_{mod}$ ),如圖 2 所示,調變電流能隨輸入電壓訊號作切換而使雷射二極體導通或截止動作,並提供一個固定電流值使雷射二極體輸出一個穩定的光功率 [3]。

圖 3 所示為本文所提出之雷射二極體驅動電路的架構。雷射二極體是從外部接收一對差動的 PECL (positive-referenced emitter-coupled logic) 輸入訊號 [4],訊號經由 PECL-to-CMOS 邏輯電路處理後,再傳送到緩衝器去使訊號放大至電壓振幅 (voltage swing) 為 full-swing (0~3.3V),接著訊號傳至脈衝整形電路 (pulse shaping

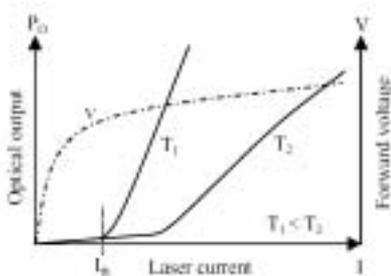


圖 1. 雷射二極體輸入電流、電壓及光輸出功率的特性曲線圖

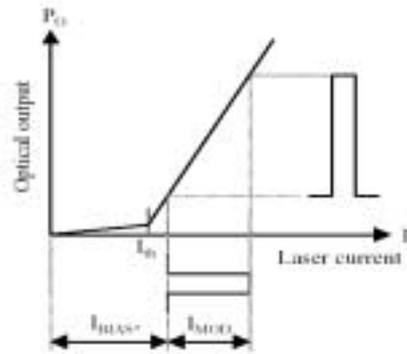


圖 2. 雷射二極體的調變及偏壓電流

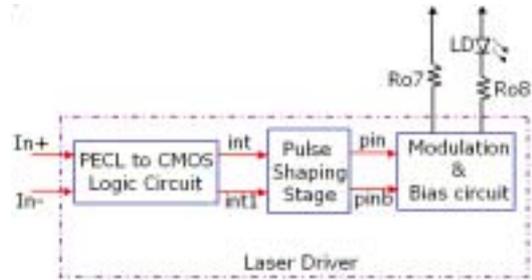


圖 3. 雷射二極體驅動電路之架構圖

stage), 以便將訊號的位準提高,達到減低 overshoot 及 undershoot 的目的,然後訊號會傳送至由調變及偏壓電流產生電路所組成的輸出級電路 (output stage),最後調變電流產生電路的正輸出端接到雷射二極體,而負輸出端則接到一個固定負載當匹配阻抗,這對一個輸出電路工作在高頻時的穩定性是很非常重要的。

### 二、電路設計

#### (一) PECL to CMOS 邏輯電路

如圖 4 所示,使用一個差動放大器電路將 PECL 訊號轉換成 CMOS 邏輯訊號 [8],由於輸出之訊號尚無法驅動調變電流產生電路,故需使用由三個反相器 (inverter) 所組成的緩衝器電路,將 CMOS 邏輯訊號的 voltage swing 放大至 full-swing。因為我們所選用的差動放大器是單端輸出,因此必須使用兩組如圖 4 所示的電路來構成完整的 PECL to CMOS Logic Circuit 與 buffer 電路。電路中的  $V_{ref}$  電壓值為 2V,輸入訊號  $in+$ 、 $in-$  的電壓振幅是  $V_{in+} : V_{dd} - 1.2V \sim V_{dd} - 1.5V$ ,  $V_{in-} : V_{dd} - 1.5V \sim V_{dd} - 1.2V$ ,輸出訊號  $int$ 、 $int1$  的電壓振幅是  $V_{int} : 3.3V \sim 0V$ ,  $V_{int1} : 0V \sim 3.3V$ 。



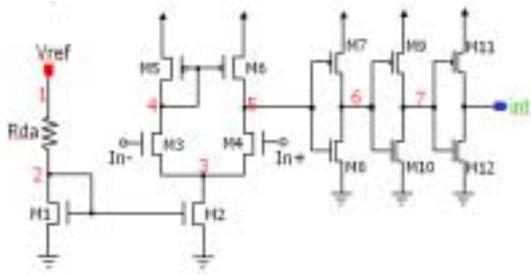


圖 4. PECL to CMOS 邏輯電路及緩衝器

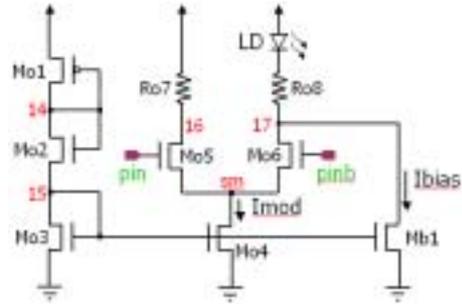


圖 6. 調變與偏壓電流產生器

(二) 脈衝整形電路

圖 5 所示為一 Pulse Shaping Stage [5, 6]。一般雷射二極體驅動電路都是將 PECL 訊號經過 PECL to CMOS Logic Circuit 轉換成 CMOS 邏輯訊號後,透過 Buffer 去放大 CMOS 邏輯訊號,接著把放大後的訊號用來驅動後面的調變電流產生電路。本文中加入 pulse shaping stage 的用意在於穩定調變電流產生電路的 sm (位於圖 6 中電路的節點 sm) 節點的電壓,且提供調變電流產生電路兩個恆大於  $V_{sm}$  的輸入電壓  $V_{pin}$  及  $V_{pinb}$ ,以提升輸入電壓的直流位準,避免因 common source 端點上的寄生電容以及切換速度的影響,導致在調變電流產生電路的輸出電流上產生大量的 overshoot/undershoot [5],而影響到雷射二極體驅動電路的特性。

在這裡我們將 buffer 的輸出端點接到圖 5 電路中之電晶體 Mp2~Mp5 的閘極 (gate) 上,  $V_{pb1}$  電壓輸入值為 0.9V, 為一偏壓電壓。當  $V_{int}$  為 3.3V, 而  $V_{intb}$  為 0V 時, 電晶體 Mp2、Mp5 會導通, 而電晶體 Mp3、Mp4 則呈截止狀態, 此時節點 pinb 的電壓會因為電晶體 Mp5 導通, 而被提升至 3.3V 的電位; 節點 pin 會因為電晶體 Mp4 為截止狀態, 使得 pin 的電壓為  $V_{dd} - V_{rp1}$  (最高電位減掉跨在電阻 Rp1 的壓降), 經由設計, 我們得到的  $V_{pin} = 2.8V$ 。當  $V_{int}$  為 0V,

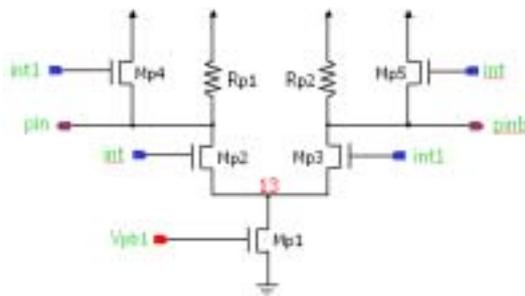


圖 5. 脈衝整形電路

而  $V_{intb}$  為 3.3V 時, 電晶體 Mp2、Mp5 會截止, 而電晶體 Mp3、Mp4 則呈導通狀態, 此時節點 pinb 的電壓會因為電晶體 Mp5 為截止狀態, 使得 pinb 的電壓為  $V_{dd} - V_{rp2}$  (最高電位減掉跨在電阻 Rp2 的壓降), 經由設計, 我們得到的  $V_{pinb} = 2.8V$ ; 節點 pin 會因為電晶體 Mp4 為導通狀態, 而被提升至 3.3V 的電位。因此, 當輸入訊號  $int$ 、 $intb$  的電壓振幅是  $V_{int} : 3.3V \sim 0V$ ,  $V_{int1} : 0V \sim 3.3V$  時, 經由 pulse shaping stage 電路的處理後, 所產生的輸出訊號  $pin$ 、 $pinb$  的電壓振幅是  $V_{pin} : 2.8V \sim 3.3V$ ,  $V_{pinb} : 3.3V \sim 2.8V$ 。

(三) 輸出級 (調變與偏壓電流產生器電路)

圖 6 所示為本文所使用的調變與偏壓電流產生電路。電晶體 Mo1~Mo3 為偏壓電路, 對 Mo4 及 Mb1 提供固定的偏壓, 使其產生固定值的調變電流及偏壓電流。Imod 為調變電流 (modulation current), 即電晶體 Mo4 的汲極電流, 而 Ibias 為偏壓電流 (bias current), 即電晶體 Mb1 的汲極電流。當 pin 的輸入訊號為 high, 而 pinb 的輸入訊號為 low 時, 電晶體 Mo5 導通, 而電晶體 Mo6 則是呈現截止狀態, 使得電晶體 Mo5 的汲極電流近似於 Imod, 而電晶體 Mo6 的汲極電流近似於 0mA, 因此 Imod 都被電阻 Ro7 所消耗, 所以調變電流產生電路沒有提供調變電流供雷射二極體使用; 當 pin 的輸入訊號為 low, 而 pinb 的輸入訊號為 high 時, 電晶體 Mo5 截止, 而電晶體 Mo6 則是呈現導通狀態, 使得電晶體 Mo5 的汲極電流近似於 0mA, 而電晶體 Mo6 的汲極電流近似於 Imod, 因此 Imod 幾乎全部都提供給雷射二極體使用。由上述的輸入電壓變化來決定調變電流產生電路是否提供 Imod 給雷射二極體使用, 使得雷射二極體的電流為 Ibias 或是  $I_{mod} + I_{bias}$ 。圖中的 Ro7 為 25Ω 的負載匹配阻抗, Ro8 為一個 20Ω 的阻尼電阻 [2]。



### 三、模擬結果與分析

圖 7 為本文所使用的雷射二極體模型 (laser diode model) [1, 7]。由於雷射二極體驅動電路是用來驅動 IC 外部的雷射二極體, 整個電路需考慮到晶片輸出入接點寄生的電阻、電容、電感, 二極體本身同樣也有寄生的電阻、電容、電感, 在模擬電路時需要將這些因素對輸出、輸入訊號的影響考慮進去。

模擬使用 TSMC 0.35um 1P4M CMOS 技術, 圖 8(a) 為雷射二極體驅動電路的輸出電流, 圖 8(b) 為此電流之 eye diagram, 其中  $I_{bias}$  為 4mA,  $I_{mod}$  為 20mA, Data Rates 為 4 Gb/s。從圖中可發現雖然波形不夠完美, 但 eye diagram 仍清晰可見, 且 eye 開的很大, 可以工作在高速率下傳送資料且在接收端不容易會有誤判的情形發生。

先前提到加入 Pulse Shaping Stage 的目的是為了提升調變電流產生電路的輸入電壓訊號, 使其恆大於 sm 節點的電壓 ( $V_{pin}$  及  $V_{pinb}$  的最低電壓必須大於等於  $V_{sm}+V_{th}$ ), 避免因共源極 (common source) 端點上的寄生電容以及切換速度的影響, 導致在調變電流產生電路的輸出電流上產生大

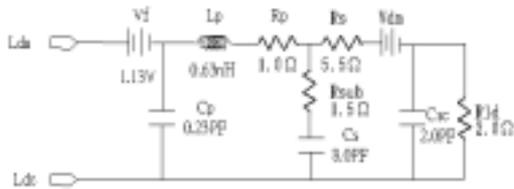
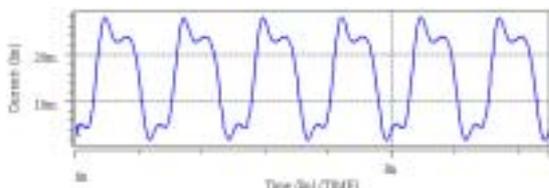
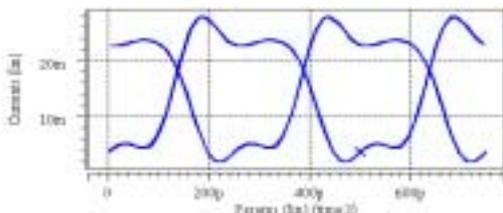


圖 7. 雷射二極體模型



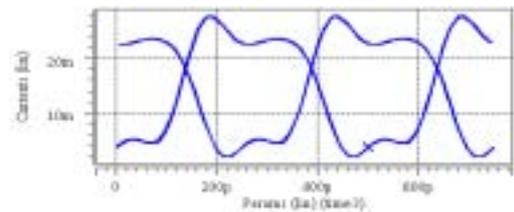
(a) 雷射二極體驅動電路之輸出電流



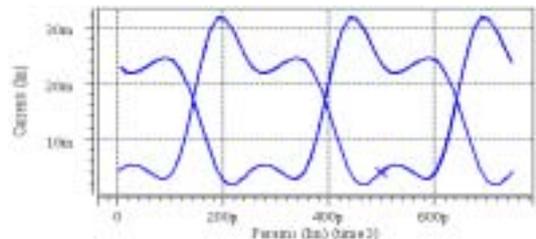
(b) Eye Diagram

圖 8. (a) 雷射二極體驅動電路之輸出電流, (b) 為 (a) 之 Eye Diagram

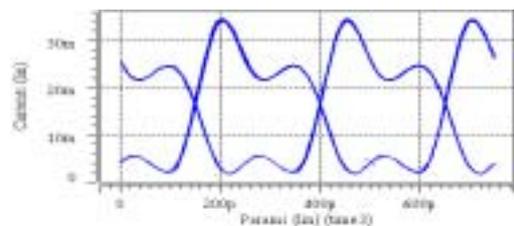
量的 overshoot/undershoot [5]。圖 9 即為針對此一特性所作的比較, 此時的 Data Rates 為 4Gb/s。圖 9(a) 為本文所設計的電路之 eye diagram, 其電壓振幅是  $V_{pin}$ : 2.8~3.3V,  $V_{pinb}$ : 3.3~2.8V,  $V_{sm}$  為 1.91V 上下, Output Stage 輸入電壓最小值為 2.8V, 大於  $V_{sm}+V_{th}$ , 符合加入 Pulse Shaping Stage 的目的, 由圖 9(a) 可看出雖然仍有部分 overshoot/undershoot 產生, 但並不嚴重, 還在可接受的範圍中, 證明 Pulse Shaping Stage 的功用。圖 9(b) 電壓振幅是  $V_{pin}$ : 2.5~3.3V,  $V_{pinb}$ : 3.3~2.5V,  $V_{sm}$  為 1.91V, 調變電流產生電路的輸入電壓最小值為 2.5V, 小於  $V_{sm}+V_{th}$ , 由圖中可知其 eye diagram 的 overshoot/undershoot 比圖 9(a) 較為嚴重。圖 9(c) 電壓振幅是  $V_{pin}$ : 2.1~3.3V,  $V_{pinb}$ : 3.3~2.1V,  $V_{sm}$  為 1.91V, 調變電流產生電路的輸入電壓最小值為 2.1V, 小於  $V_{sm}+V_{th}$ , 此時 eye diagram 的 overshoot/undershoot 又比圖 9(b) 更加嚴重, 由上述的比較結果, 驗證了本文使用 Pulse Shaping Stage 的目的。



(a)  $|V_{pin} - V_{pinb}| = 500mV$



(b)  $|V_{pin} - V_{pinb}| = 800mV$



(c)  $|V_{pin} - V_{pinb}| = 1.2V$

圖 9. 針對不同調變電流產生電路的輸入電壓範圍, 比較雷射二極體驅動電路模擬出來的 Eye Diagram



圖 10 所示為針對雷射二極體驅動電路在 Data Rates 為 4 Gb/s 之不同調變電流，所作的分析比較。圖 10(a) 為  $I_{mod} = 20\text{mA}$  之 eye diagram，圖 10(b) 為  $I_{mod} = 30\text{mA}$  之 eye diagram，圖 10(c) 為  $I_{mod} = 40\text{mA}$  之 eye diagram，由圖可知本文提出之雷射二極體驅動電路能操作於  $I_{mod} = 20\text{mA} \sim 40\text{mA}$ 。

圖 11 為雷射二極體驅動電路在不同 Data Rates 所作的 eye diagram 模擬，圖 11(a) 為 Data Rates = 4 Gb/s 的 eye diagram，圖 11(b) 為 Data Rates = 2 Gb/s 的 eye diagram，圖 11(c) 為 Data Rates = 1 Gb/s 的 eye diagram。

#### 四、結論

在本文中，我們提出一個完整的 CMOS 雷射二極體驅動電路，並且使用 TSMC 0.35 1P4M 的製程參數加以模擬分析。其 eye diagram 的模擬結果，係分別針對不同的輸入電壓範圍、不同的調變電流、以及不同的 Data Rates 所作的模擬分析。由模擬結果，不難看出我們所設計的雷射二極體驅動電路，其特性均符合要求，而且就目前 CMOS 在  $0.35\mu\text{m}$

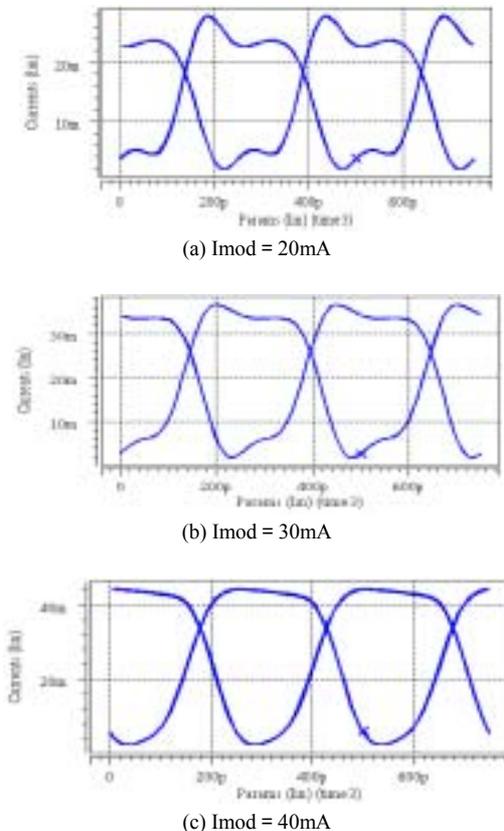


圖 10. 針對不同的調變電流，比較雷射二極體驅動電路模擬出來的 Eye Diagram

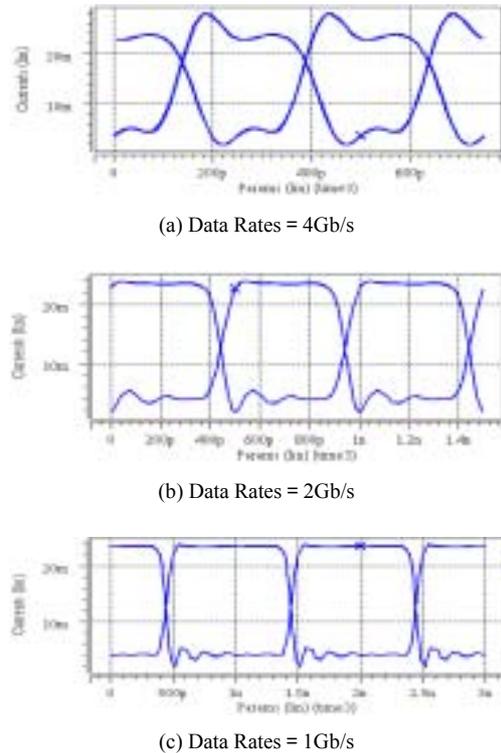


圖 11. 針對不同的資料傳輸率，比較雷射二極體驅動電路模擬出來的 Eye Diagram

製程的條件下而言，雷射二極體驅動電路還沒有作出 Data Rates 能超過 2.5 Gb/s，而本文中所提出的電路不但能達到 2.5 Gb/s，甚至為 2.5 Gb/s 的 1.6 倍，非常適合用於高頻系統。

表 1 為雷射二極體驅動電路之特性總結，圖 12 為該電路的佈局圖，為避免因佈局所造成電阻值的誤差，我們將電路中的電阻皆改以外接的方式來替代，此佈局圖已通過 DRC、LVS、LPE 及 post layout simulation 等驗證，並已送請國家晶片系統設計中心製作晶片。圖 13 為佈局完成後所粹取出來的電路去跑模擬的波形，(a) 為雷射二極體驅動電路的輸出電流，(b) 為 (a) 之 eye diagram。

表 1. 雷射二極體驅動電路之特性總合

Max. Data Rate	4Gb/s
Supply Voltage	3.3V
Power @ 4Gb/s	204mW
Max. Modulation Current	40mA
Min Modulation Current	20mA
Bias Current	4mA
Rise/Fall Time	> 110ps
Differential PECL Input Voltage	$V_{in} + :2.1 \sim 1.8\text{V}$ $V_{in} - :1.8 \sim 2.1\text{V}$



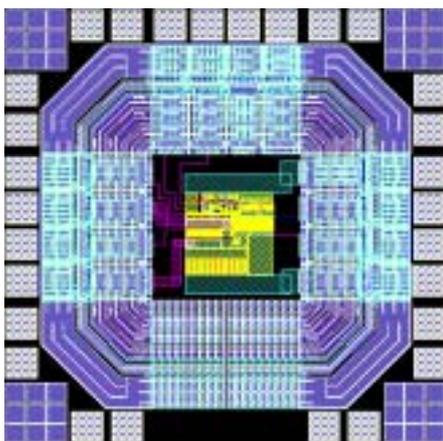
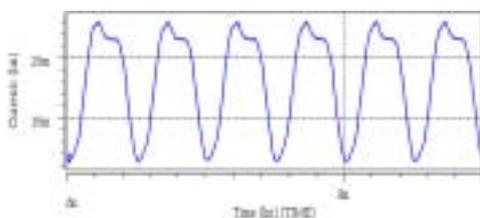
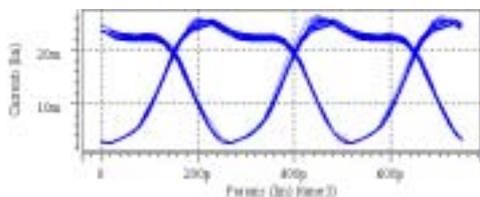


圖 12. 雷射二極體驅動電路佈局圖



(a) 雷射二極體驅動電路的輸出電流



(b) 為 (a) 之 Eye Diagram

圖 13. 為佈局完成後所粹取出來電路之模擬波形

## 參考文獻

1. Chen, C.-S., C.-W. Lu, J.-H. Hong (2001) High-speed low power laser diode driver circuit design. 2001 Cross Strait Wireless Communication Conference, N902072. Da-Yeh University, Taiwan.
2. MAXIM (2000) +3.3V 2.5Gbps SDH/SONET Laser Driver with Current Monitors and APC. Maxim Integrated Products.
3. Maxim High-Frequency/Fiber Communications Group (2000) *Interfacing Maxim Laser Drivers with Laser Diodes*. Maxim Integrated Products.
4. Maxim High-Frequency/Fiber Communications Group (2000) *Introduction to LVDS, PECL, and CML*. Application note: HFAN-1.0 of Maxim Integrated Products.
5. Shastri, K. R., K. N. Wong and K. A. Yanushefski (1988) 1.7Gb/s NMOS Laser Driver. *IEEE 1988 Custom Integrated Circuit Conference*, 511-517.
6. Shastri, K. R., K. N. Wong and K. A. Yanushefski (1989) 4.0Gb/s NMOS Laser Driver. *IEEE 1989 Custom Integrated Circuit Conference*, 1471-1473.
7. Wong, W. M. and H. Ghafouri-Shiraz (1999) Integrated semiconductor laser-transmitter model for microwave-optoelectronic simulation based on transmission-line modeling. *IEEE Proceedings Optoelectron*, 146(4), 181-188.
8. Yao, I.-C., C.-C. Kuo, W.-Z. Chen and S.-J. Jou (2001) 1.25Gb/s Laser Diode Driver, Proceedings of 12th VLSI Design/CAD Symposium, Hsinchu, Taiwan.

收件：91.02.21 修正：91.04.22 接受：91.04.30

