

以可程式邏輯陣列為基礎之單晶片直流馬達控制器研製

王鋒銘 陳俊達 楊浩青

大葉大學自動化工程學系

彰化縣大村鄉山腳路 112 號

摘 要

本文敘述以單晶片 8051 為核心結合了功能強大的可程式邏輯陣列 (FPGA) 元件 XCS10, 研製出可適用於直流馬達之控制器。在功能方面除具有八組 AD 轉換, 一組 DA 轉換其輸出範圍可於 10V 以下任意調整外; 另有八個 D/I 具光耦合器隔離雜訊、八個 D/O 除了光耦合器隔離雜訊外並有 2803 達靈頓放大、2 位元之譯碼器、七段顯示器介面、485 串列埠介面等。透過可程式邏輯陣列內部程式的自由編修, 使得該控制器具有脈寬調變 (PWM) 與電壓輸出, 以作為直流馬達控制之目的。

關鍵詞: 可程式邏輯陣列, 單晶片, 直流馬達, 控制器

FPGA-based Single-chip Controller for DC Motors

FENG-MING WANG, CHUN-TA CHEN and HOU-CHIN YANG

Department of Automation Engineering, Da-Yeh University

112 Shan-Jiau Rd, Da-Tsuen, Changhua, Taiwan

ABSTRACT

In this study an FPGA-based single-chip controller for DC motors is developed. The controller contains 8 sets of A/D converters, one D/A converter whose output ranges from 0 to 10V, 8 D/I ports with photo couplers for isolation of disturbances, 8 D/O with 2803 Darlington amplifiers and photo couplers, a two-bit encoder, a 7-segment display, and a 485 serial interface. Through the flexible coding of FPGA, the signal-chip controller can output the PWM signal and voltage signal to control DC motors. Finally, the experiments show that the FPGA-based single-chip controller has excellent working performance.

Key Words: FPGA, single-chip, DC motor, controller



一、前言

目前以微處理器和可程式邏輯陣列 (field programming gate array, FPGA) 為基礎之協同處理器為控制核心之系統愈來愈普遍, 除因可程式邏輯陣列具有隨設計者需要之彈性可程式架構以因應週邊元件介面設計外, 其應用可降低功率消耗, 節省系統成本。

由於可程式邏輯陣列之規則化和模組化, 及易於使用之發展工具, 使得以可程式邏輯陣列為基礎所實現的數位電路漸受重視 [7]。因此本論文以 AT89C51 單晶片為核心, 結合可程式邏輯陣列元件, 研製出價廉且功能完備之直流馬達控制器 [1]。該單晶片直流馬達控制器所使用之可程式邏輯陣列元件為 XILINX Inc. 所開發之 Spartan 系列中 XCS10 元件, 具有 466 邏輯單元, 最大系統閘為 10000, 標準閘範圍 3000 ~ 10000, 具 14 乘 14 之 CLB (configurable logic block) 陣列, 616 個正反器 (flip-flops), 及 112 使用 I/O。最後經實驗測試顯示, 我們所研製之控制器, 以電腦搖桿作為命令輸入, 其輸出電壓與輸出 PWM 具有良好之工作特性。

二、控制器硬體架構

傳統上, 設計工程師在設計微電腦系統, 除了使用 CPU, 另外必須加上系統所需記憶單位如 ROM 和 RAM, 週邊的 I/O 單元, 才能形成一個可以工作的系統。但是使用這種架構, 線路顯得複雜, 所佔空間太大, 維修又不容易, 成本又高, 因此很難應用在自主性系統上。近來隨著單晶片處理器和可程式邏輯陣列的發展, 使得自動控制系統的開發更具彈性。所以本文即探討以單晶片 8051 為核心, 結合可程式邏輯陣列 XCS10, 研製可適用於直流馬達控制器的可行性。該控制器硬體架構與功能原理詳述如下:

(一) 功能

在核心處理部份,

1. 使用 AT89C51 單晶片處理器, 並擴充具記憶體 32K ROM 及 32K RAM, 使未來程式發展較不受限制 [5,6]。
2. 控制程式可採組合語言或 C 語言撰寫, 程式修改較彈性。
3. 周邊元件採可程式邏輯陣列控制, 所發展之程式 VHDL (very high speed hardware description language) 可由電腦動態下載, 或透過 SPROM (XC17S10) [2]。
4. 一組 RS-485 串列埠介面, 提供控制核心與其他控制元件 (如電腦) 遠端溝通之管道, 藉以監視或調整控制參數。

在輸入部份,

1. 8 位元數位輸入並以光耦合器隔離輸入。
2. 2 通道編碼器輸入, 可計數如馬達轉速之編碼器數值。
3. 8 位元類比輸入 (6 位元為 5V 及 2 位元輸入範圍可調整)

在輸出部份,

1. 8 位元數位輸出具 2803 達靈頓放大, 其作用諸如推動狀態顯示燈、繼電器等電路。
2. 一組步進馬達驅動電路 (使用 5754 達靈頓放大)。
3. 一組 D/A 轉換輸出 (10V 以下可自由調整)。
4. 一組七段顯示器介面 (採用掃描的方式, 可推動四個七段顯示器), 用以顯示離線時, 控制器之實際工作狀態與工作模式, 甚或錯誤碼藉以除錯之用。

(二) 特色

1. 使用 FPGA (XCS 10/05):

傳統的電路設計都是用專用的 IC, 再根據所需要的功能來設計電路, 但使用 FPGA 來設計電路是不僅有彈性, 而且可以節省空間。

2. 共用 CLK:

ALE 這個訊號腳位的頻率是外部振盪頻率的十二分之二, 也就是說當外部頻率為 12 MHz 時, ALE 的頻率為 2 MHz, 由於我們利用 FPGA 來當計數器 (counter) 或者是濾波時, 需要一固定的頻率, 我們就可以利用這個腳位達成所需, 不必再浪費一個振盪器, 又 8051 本身就需要一個振盪器方可工作, 同時線路的設計也將這個訊號輸入 FPGA, 如此 FPGA 便有了兩個不同頻率的 CLK 可以運用, 選用 8051 的振盪器時, 需為四腳的振盪器而非一般的二腳振盪器, 因其電流方足夠推動 FPGA。

3. 利用 FPGA 當 74LS373:

不僅節省了一個 74LS373 IC, 且省下了不少的空間。因 74LS373 的作用是利用 ALE 把原本多工的 P0 (有時當 address_bus 有時當 data_bus) 截取出 A0 ~ A7 出來, 所以



圖 1. 共用 Clock 之設計



只要再將 A15 輸入 FPGA，最多即可解出 256 個位址。而 A0 A7 的腳位可以彈性的安排至靠近需要 A0 A7 的週邊方便配置。

4. 利用寫入外部記憶體之方法當 CLK：

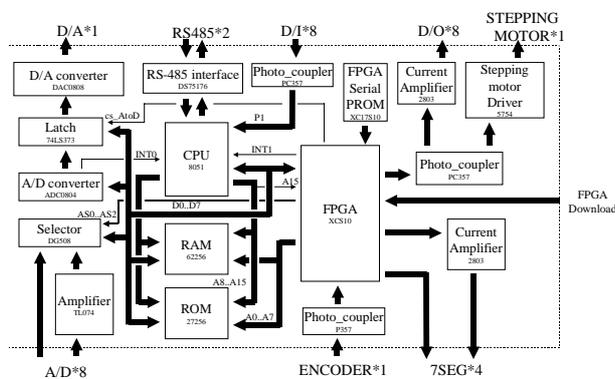
雖然 FPGA 外部有 ALE 腳及 8051 的振盪器，分別為 2 MHz 與 12 MHz 的頻率可以利用，但是一般我們需要的頻率沒有那麼高，如果要用除頻的方式來達到所需的頻率，那將會浪費 FPGA 的資源；利用 8051 的計時器中斷與外部記憶體的寫入 (movx @dptr,a) 再將其位址 (address) 作解碼的方式來當 CLK，將會更具有彈性，不浪費 FPGA 的資源；但缺點為：若 8051 程式的要求不容許使用計時器，或計時器會受干擾時就無法使用。

5. 位址 Mapping：

8051 有 64K 的外部記憶體的定址空間，為了存取外部週邊，通常我們會使用一部分的位址，其作法是取一半的位址(32K)，以 A15 來辨別，當 A15 等於 0 時所存取的是 32K 的 RAM (0000H 7FFFH)，當 A15 等於 1 時所存取的是外部的週邊 (8000H FFFFH)。

(三) 硬體架構

FPGA-based 單晶片控制器之架構如圖 2 所示，其詳細電路設計參見文獻 [1]。其中 XC17S10 為 XCS10 之 SPROM，VHDL 之程式需燒錄於此晶片。FPGA 之所有 PIN 除了電源外皆與 XCS10 連接，VCC---8051 程式由外部 ROM 提供，GND---8051 程式則由內部 ROM 提供，但超過 4K 時才讀取外部 ROM。VCC 程式使用 FPGA 格式下載，GND



E.C.U. Block Diagram

圖 2. FPGA-BASED 單晶片直流馬達控制器架構

程式由 SPROM XC17S10 下載。

(四) 操作流程 [3]

以寫入外部資料記憶體的方式控制 AS0~AS2，並選擇 AI 作輸入之通道，同時 /ADCS 與 /WR 之訊號會致能 ADC0804 開始作 AD 轉換。當轉換成功後 ADC0804 之 INTR 腳會發出一訊號以中斷 8051。8051 再由中斷副程式中讀取值。而在 D/A 轉換上，其輸出之最大電壓可由 OP 控制，最大可調至 10V。因為 FPGA 的腳位不足，故使用一 74LS373 擴充，而 FPGA 只需提供一解碼之腳位 (/WRDA)，便可達到 8bits 輸出之功能。

(五) 操作方法與原理

於 8051 中下一外部資料記憶體之指令，其位址經 FPGA 解碼後配合/WR 以控制 74LS373 之 LE 腳，如此便可將資料閃鎖在 74LS373 之輸出端，此時 DAC0808 便可將其值轉為一輸出電流，此電流經 OP 作用便可得到一類比的電壓輸出，其放大倍率可由 VR3 調整。

(六) Spartan XCS05/10 內部程式 [4]

圖 3 為 FPGA 內部程式架構，其詳細程式參見文獻 [1]。

三、直流馬達控制電路

為了驅動直流馬達，因此我們再擴充設計其驅動電路，如圖 4 所示。該電路的功能以 PWM 訊號輸入藉由控制四個 MOSFET 功率晶體，達到電流換向，馬達正反轉的作用，並具關閉 (shutdwon) 功能 (J2 PIN1)，其 PWM 輸入點為 J2 之 PIN1。

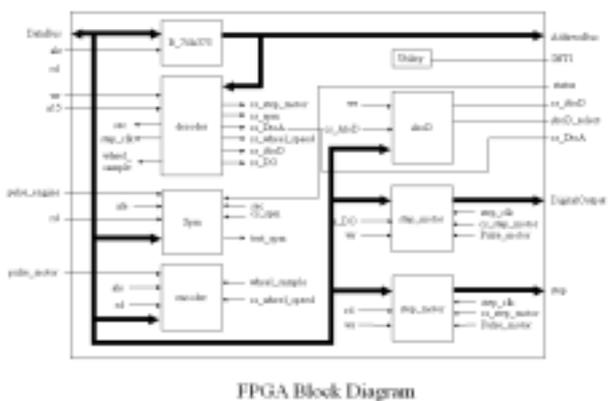


圖 3. FPGA 內部程式架構



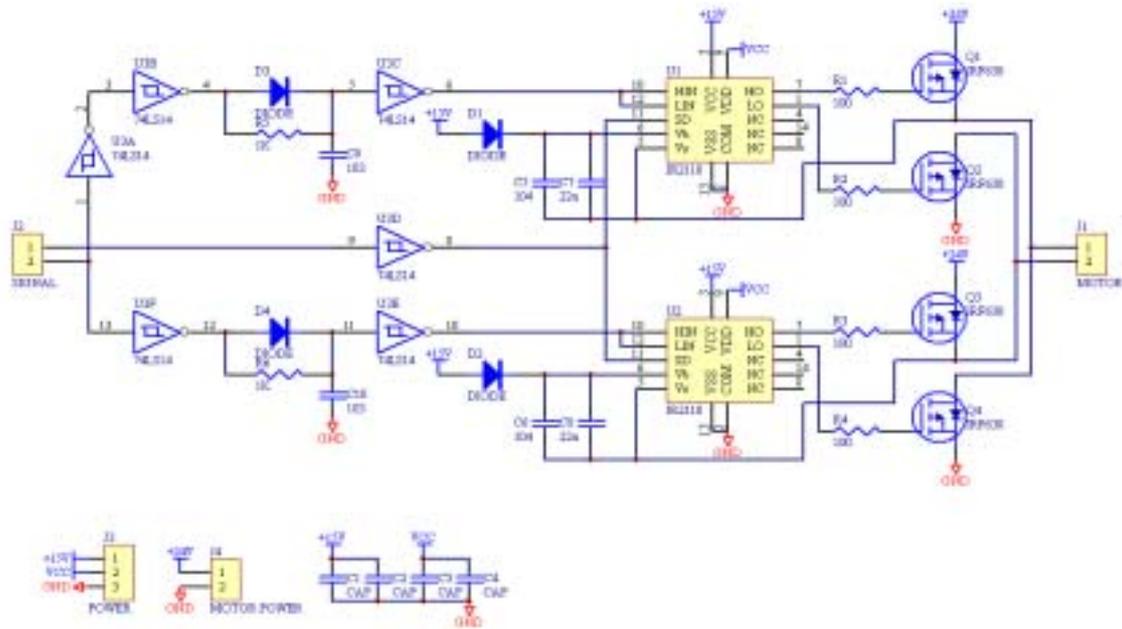


圖 4. 直流馬達驅動電路

四、實驗測試

為了測試該 FPGA-based 單晶片直流馬達控制器之特性，我們以搖桿作為命令輸入，其目的是因搖桿在如電動代步車或電動輪椅為必要之操作介面。

電腦搖桿的內部為兩個可變電阻，一個控制 X 軸，另一個控制 Y 軸，當電阻值不同代表位置的不同。原本 PC 的介面是用這兩個電阻值產生兩個頻率，根據頻率的大小來決定搖桿移動的位置。然而我們的設計是改變其電路，在兩個電阻的兩端加一 5V 電壓，使用 AD 轉換偵測電壓值以取得搖桿位置，搖桿上的兩個按鈕可以直接輸入 D/I 以取得訊號，而搖桿本身的自動發射功能就取消了，然而因為兩個可變電阻值太大，所造成 AD 轉換的誤差亦隨之變大，故執行 AD 轉換時其誤差大約為 3 bit，如果要讓解析度更大，可以使用兩個較小阻值之可變電阻代替之，便可得到一較穩定之電壓。因一般 PC 上串列埠為 RS232 格式，為了使電腦搖桿命令讀入控制器，故需設計 RS232 與 RS485 之訊號轉換電路，而所使用的 IC 為 ICL232 與 DS75176，分別為 TTL 與 RS232 和 TTL 與 RS485 之訊轉換 IC，只要將二 TTL 之訊號端連接在一起，使可做 RS485 與 RS232 之訊號轉換。

圖 5 所示為該控制器之原型及其週邊介面。當以電腦搖桿作為命令輸入以測試其輸出響應時，其輸入電壓與輸出電



圖 5. 控制器之原型及週邊介面

壓及 PWM 關係可以示波器量得如圖 6 及圖 7 所示。圖 6 顯示該 FPGA-based 直流馬達控制器之輸出入訊號具有良好的即時線性關係。

五、結論

本論文利用 FPGA 之彈性功能成功地設計出可以電壓及 PWM 控制直流馬達之單晶片控制器。該控制器以單晶片為處理器，配合 FPGA 彈性可程式架構，使得該直流馬達控制器具有低消耗功率、價廉及高性能等優點。而 FPGA 所具有之高階程式語言發展環境，可允許週邊介面之建立，如



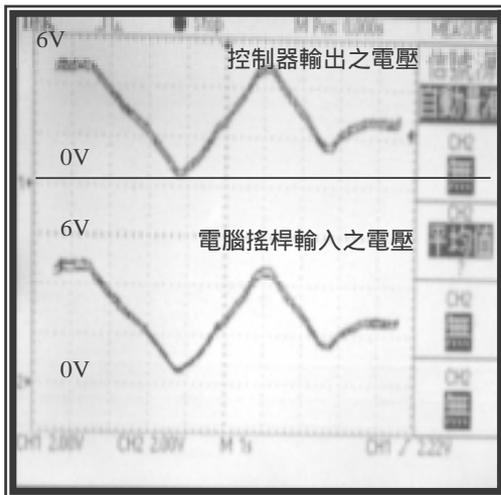


圖 6. 搖桿輸入電壓及控制器輸出電壓之關係



圖 7. 搖桿輸入電壓及 PWM 輸出之關係

RS485 介面可以允許分散式控制的實現。

未來在相關技術發展上，將從軟體與硬體兩方面進行：

1. 硬體：改善雜訊隔離，撰寫 FPGA 程式使其功能更為彈性。
2. 軟體：發展各種內嵌控制理論。

參考文獻

1. 王鋒銘、陳俊達 (民 89), 多功能單板控制卡, 大葉大學專題製作報告。
2. 林傳生 (民 87), 使用 VHDL 電路設計語言之數位電路設計, 儒林圖書股份有限公司, 台北。
3. 陳龍三 (民 85), 8051 入門與介面控制, 松岡電腦圖書資料股份有限公司, 台北。
4. 陳龍三 (民 87), 8051 C 語言控制入門與應用, 松岡電腦圖書資料股份有限公司, 台北。
5. 陸志誠、張哲華 (民 84), 8051 單晶片微電腦原理與實習, 碁峰資訊股份有限公司, 台北。
6. 劉銘中、林琮烈、陶德福 (民 86), MCS-51 單晶片原理與 I/O 應用, 儒林圖書股份有限公司, 台北。
7. Miller, J. F., P. Thomson and T. Fogatory (1988) Designing electronic circuits using evolutionary algorithms. Arithmetic circuits: a case study. D. Quagliarella, J. Periaux, C. Poloni and G. Winter Eds, *Genetic Algorithms and Evolution Strategies in Engineering and Computer Science*, John Wiley & Sons, New York, NY.

收件：90.02.20 修正：90.10.11 接受：90.10.18

